



CHERNIHIV POLYTECHNIC
NATIONAL UNIVERSITY

Науковий гурток «Цифровий дизайн електронних систем»



Сергій Іванець

Доцент кафедри Радіотехнічних та вбудованих систем,
к.т.н., доц.

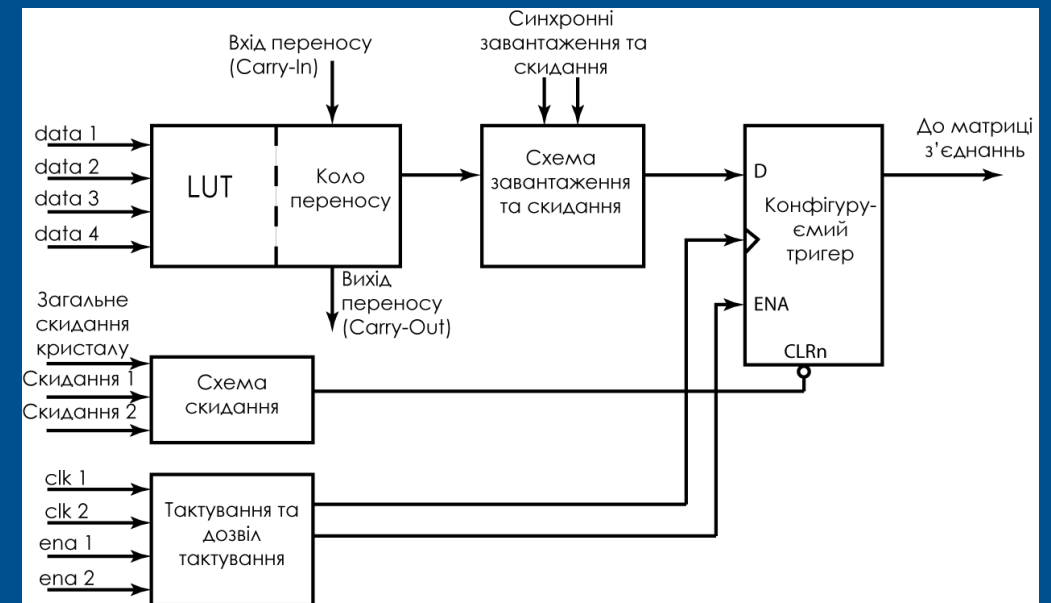
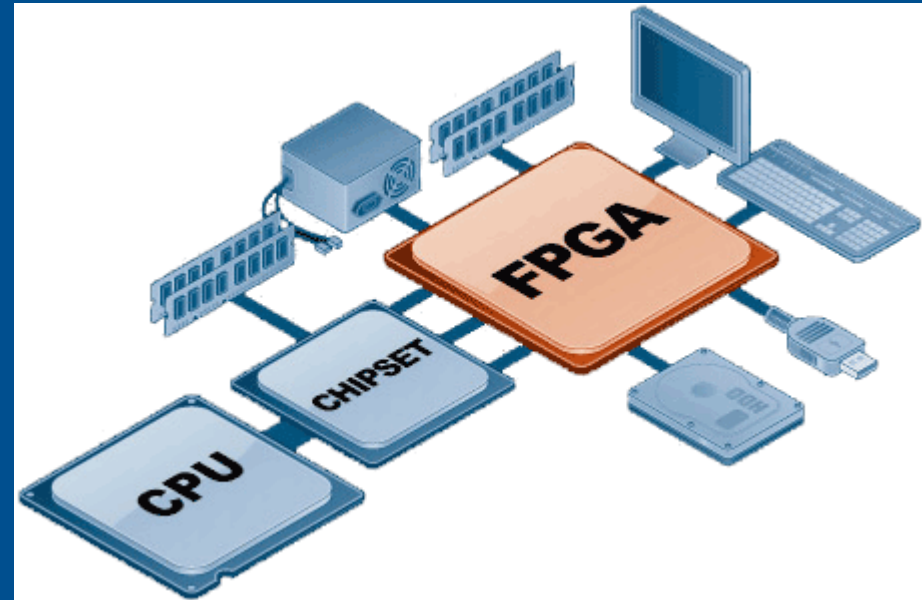


Вивчення та аналіз архітектури ПЛІС (програмовані логічні інтегральні схеми)

- Ознайомлення з основними поняттями та принципами роботи ПЛІС.

Вивчення архітектури та можливостей сучасних ПЛІС.

Аналіз та порівняння різних моделей ПЛІС від провідних виробників.



Ознайомлення з мовами опису апаратури

- Вивчення базових концепцій та синтаксису мов опису апаратури (Verilog, VHDL).
Практичне використання мов опису апаратури для розробки та верифікації цифрових пристроїв.



Інтерфейс проекту

architecture

Інтерфейс компонентів

Опис сигналів проекту

begin

Підключення
екземплярів
компонентів

Архітектура проекту

end

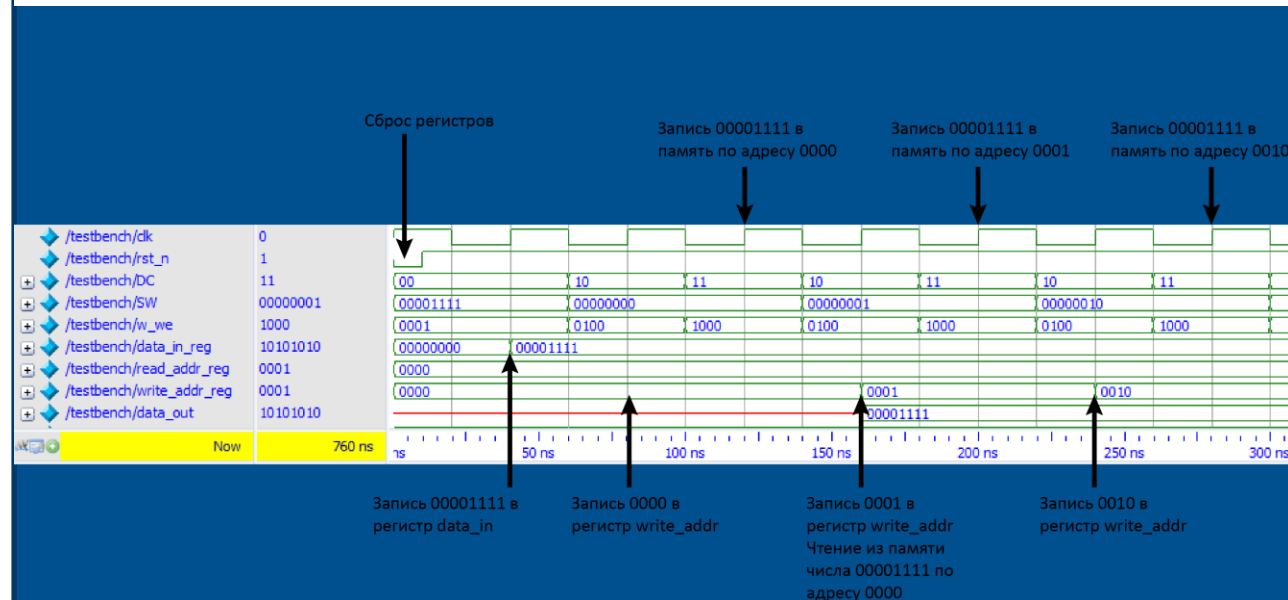
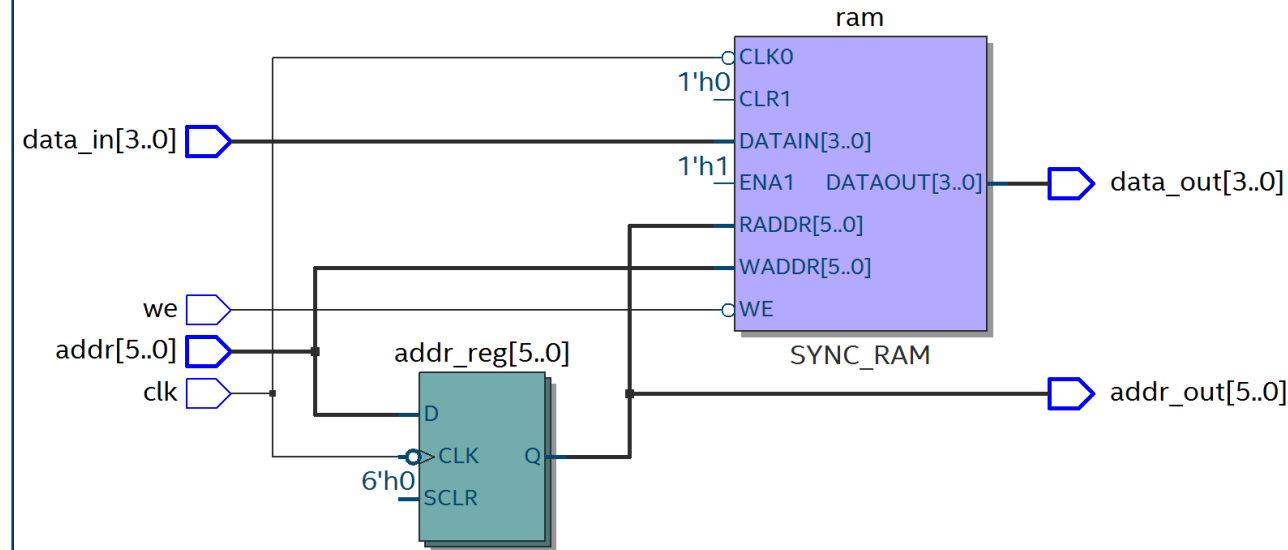
Інтерфейс та архітектура
компонентів

Архітектура процесора RISC V

- Ознайомлення з основними принципами роботи процесора RISC V.

Вивчення трактів виконання інструкцій.

Аналіз можливостей та обмежень даної архітектури для різноманітних завдань.



Реалізація процесора RISC V на мові Verilog

- Проектування архітектури процесора за стандартом RISC V.
Написання коду на мові Verilog для реалізації функціональних блоків процесора.
Симуляція та верифікація розробленого процесора з використанням спеціалізованих інструментів.

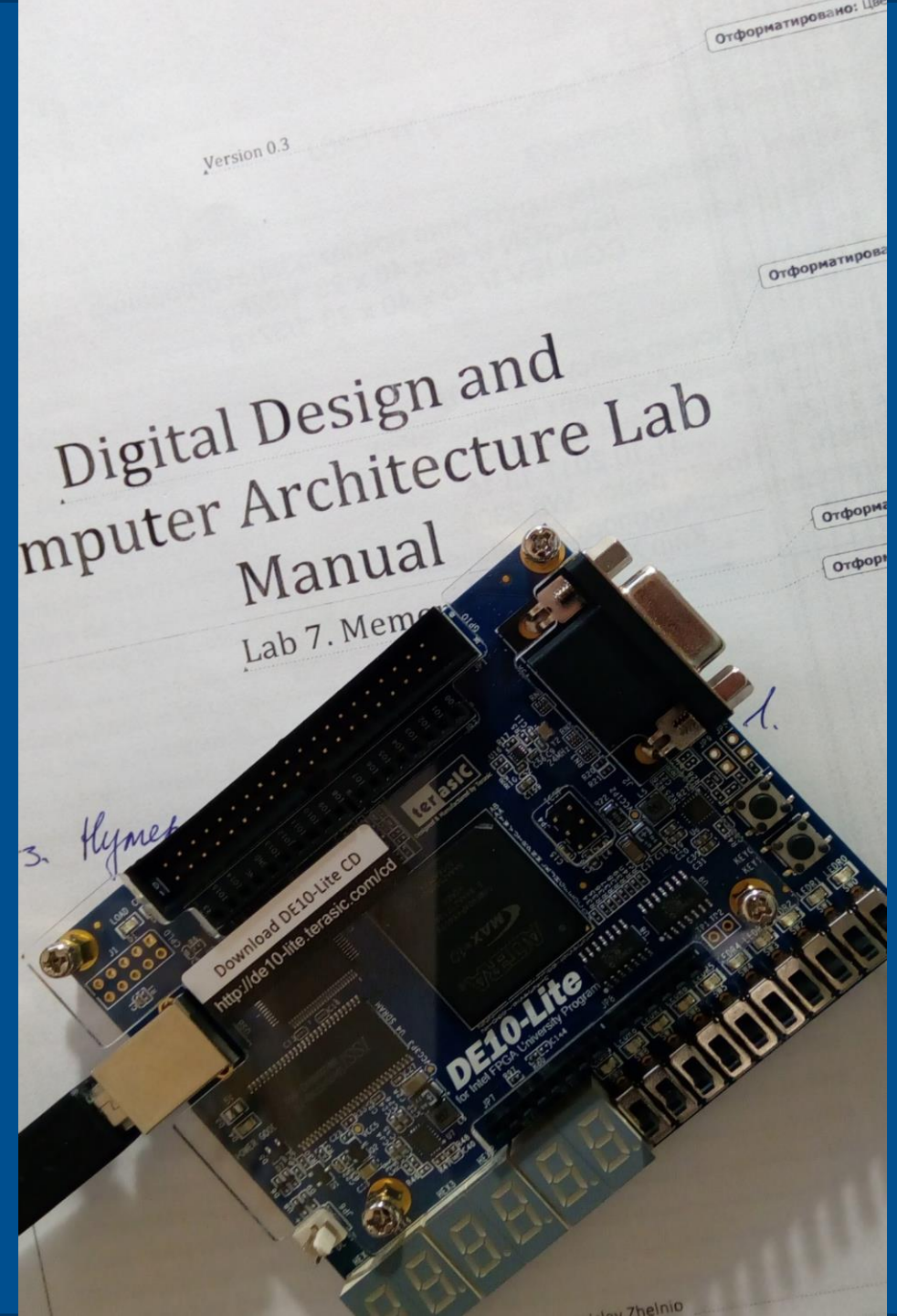


```
count: process (clk, clr_n)
begin
    if clr_n = '0' then csignal <= 0;
    elsif (clk'event and clk = '1') then
        if load = '1'
            then csignal <= init_data;
        else
            csignal <= csignal + 1;
        end if;
    end if;
end process count;

-- comparator
-- if in_a <= in_b then out_pwm = 1
comparator:
process (clk, clr_n)
begin
    if clr_n = '0' then
        out_pwm <= '1';
    elsif (clk'event and clk = '1') then
        if csignal <= level
            then out_pwm <= '1';
        else out_pwm <= '0';
        end if;
    end if;
end process comparator;
```

Практичні завдання та проекти

- Розробка конкретних цифрових пристроїв на базі ПЛІС.
Виконання індивідуальних та командних проектів з цифрового дизайну.
Проведення практичних занять та воркшопів з реалізації цифрових схем.



Контакти



Сергій Іванець

Dean.FEIT@stu.cn.ua

